

## CAIET DE SARCINI

privind achiziție de servicii de implementare back-end pentru circuite ASIC, fabricație MPW, testare pe siliciu și platformă de evaluare

### Beneficiar

FotoNation SRL România

## 1 Scop și context

FotoNation SRL intenționează să achiziționeze servicii specializate pentru finalizarea implementării fizice, fabricației, testării și evaluării unui circuit integrat de tip ASIC, dezvoltat în cadrul unui proiect finanțat prin PNRR.

Activitățile de front-end ASIC (definirea arhitecturii, selecția IP-urilor, dezvoltarea RTL și verificarea funcțională) au fost finalizate și validate. Prezenta procedură de achiziție acoperă exclusiv activitățile post-front-end, de la predarea RTL-ului de sistem până la obținerea siliciului testat și a echipamentelor hardware de evaluare.

Având în vedere jaloanele fixe și termenele limită de finalizare aplicabile proiectelor PNRR C9–I4, respectarea calendarului de implementare al activităților care fac obiectul prezentei achiziții este considerată critică. Capacitatea de a respecta calendarul asumat, inclusiv atingerea jaloanelor obligatorii, reprezintă un factor cheie de succes al proiectului.

Implementarea proiectului se realizează în conformitate cu prevederile Contractului de finanțare încheiat cu Ministerul Investițiilor și Proiectelor Europene, ale Ghidului solicitantului aferent apelului de proiecte PNRR C9–I4, precum și ale legislației naționale și

## TECHNICAL SPECIFICATIONS

for the procurement of ASIC Back-End Implementation, MPW Fabrication, Silicon Testing and Evaluation Platform Services

### Beneficiary

FotoNation SRL Romania

## 1 Purpose and Background

FotoNation SRL intends to procure specialized services to complete the physical implementation, fabrication, testing and evaluation of an ASIC design developed within a PNRR-funded project.

The ASIC front-end (architecture definition, IP selection, RTL development and functional verification) has been completed and validated. The present procurement exclusively covers post-front-end activities, from system RTL handoff to tested silicon and evaluation hardware.

Given the fixed milestones and completion deadlines applicable to PNRR C9–I4 projects, timely execution of the activities covered by this procurement is considered critical. The capacity to meet the required schedule, including mandatory milestones, represents a key success factor of this project.

The implementation of the project is conducted in accordance with the provisions of the Financing Contract concluded with the Ministry of Investments and European Projects, the Applicant Guide applicable to the PNRR C9–I4 call for projects, and the relevant national and European legislation governing the Recovery and Resilience Facility.

europene aplicabile mecanismului de redresare și reziliență.

### **1.1 Procedura de achiziție și reguli aplicabile**

La elaborarea prezentului Caiet de Sarcini au fost avute în vedere dispozițiile cuprinse în următoarele acte normative și reglementări:

- OUG nr. 124/2021, privind stabilirea cadrului instituțional și financiar pentru gestionarea fondurilor europene alocate României prin Mecanismul de redresare și reziliență, precum și pentru modificarea și completarea Ordonanței de urgență a Guvernului nr. 155/2020 privind unele măsuri pentru elaborarea Planului Național de Redresare și Reziliență;
- Hotărârea Guvernului nr. 209/2022, pentru aprobarea Normelor metodologice de aplicare a prevederilor OUG nr. 124/2021 privind stabilirea cadrului instituțional și financiar pentru gestionarea fondurilor europene alocate României prin Mecanismul de redresare și reziliență.
- OUG nr. 155/2020 care reglementează cadrul instituțional pentru elaborarea Planului Național de Redresare și Reziliență (PNRR) al României.
- Ordinul ministrului investițiilor și proiectelor europene nr. 372/2024, privind aprobarea modalității de derulare a procedurii de achiziție pentru atribuirea contractelor de furnizare de produse, prestare de servicii și execuție de lucrări finanțate din fondurile externe nerambursabile și rambursabile aferente PNRR;

### **1.1 Procurement Procedure and Applicable Rules**

In preparing this Technical Specifications document, the following legal acts and regulations have been taken into consideration:

- Government Emergency Ordinance (OUG) No. 124/2021, establishing the institutional and financial framework for managing European funds allocated to Romania through the Recovery and Resilience Facility, and amending
- Government Decision No. 209/2022, approving the Methodological Norms for the implementation of the provisions of Government Emergency Ordinance No. 124/2021 regarding the establishment of the institutional and financial framework for the management of European funds allocated to Romania through the Recovery and Resilience Mechanism (RRM).
- Government Emergency Ordinance No. 155/2020 regarding the preparation of Romania's National Recovery and Resilience Plan;
- Order of the Minister of Investments and European Projects No. 372/2024, approving the procedure for awarding supply, service and works contracts financed from non-reimbursable and reimbursable funds under the National Recovery and Resilience Plan (PNRR);

- Ordinul MIPE nr. 5832/2025, pentru modificarea anexei la Ordinul ministrului investițiilor și proiectelor europene nr. 372/2024 privind aprobarea modalității de derulare a procedurii de achiziție pentru atribuirea contractelor finanțate din fondurile externe nerambursabile aferente PNRR;
- Regulamentul (UE) 2021/241 al Parlamentului European și al Consiliului, de instituire a Mecanismului de Redresare și Reziliență;
- Regulamentul (UE) 2020/852, privind stabilirea unui cadru pentru facilitarea investițiilor durabile și aplicarea principiului „Do No Significant Harm” (DNSH).

Prezenta procedură de achiziție este organizată de FotoNation SRL, în calitate de beneficiar privat al finanțării PNRR, cu respectarea principiilor de transparență, tratament egal, nediscriminare, proporționalitate și utilizare eficientă a fondurilor publice.

Pentru asigurarea transparenței și a accesului nediscriminatoriu la informație, procedura de achiziție este publicată pe site-ul Beneficiarului și pe platforma publică PNRR administrată de Ministerul Investițiilor și Proiectelor Europene (MIPE).

Ofertele se transmit exclusiv în format electronic, la adresa de e-mail indicată în anunțul de lansare a procedurii.

Oferta și toate documentele aferente trebuie redactate în limba română.

- Order of the Minister of Investments and European Projects No. 5832/2025, amending the annex to Order No. 372/2024 regarding the procedure for awarding contracts financed from non-reimbursable funds under the PNRR;
- Regulation (EU) 2021/241 of the European Parliament and of the Council, establishing the Recovery and Resilience Facility;
- Regulation (EU) 2020/852, on the establishment of a framework to facilitate sustainable investment and the application of the “Do No Significant Harm” (DNSH) principle.

This procurement procedure is conducted by FotoNation SRL, acting as a private beneficiary of PNRR funding, in accordance with the principles of transparency, equal treatment, non-discrimination, proportionality, and sound financial management.

In order to ensure transparency and non-discriminatory access to information, the procurement procedure is published on the Beneficiary’s website and on the public PNRR platform administered by the Ministry of Investments and European Projects (MIPE).

Bids shall be submitted electronically to the email address indicated in the procurement launch notice.

The offer and all related documents must be submitted in Romanian. Documents issued in

Documentele emise într-o altă limbă vor fi însoțite de traducere în limba română realizată de un traducător autorizat.

În cazul în care ofertantul transmite documente într-o limbă străină fără traducerea autorizată în limba română, Beneficiarul va asigura traducerea printr-un traducător autorizat, fără a modifica conținutul și sensul documentelor depuse de ofertant. Traducerea este utilizată exclusiv în scopul evaluării ofertelor.

Evaluarea ofertelor se va realiza exclusiv pe baza versiunii în limba română a documentelor. În caz de neconcordanță între versiunea originală și traducerea în limba română, va prevala versiunea în limba română.

### **1.2 Eligibilitatea ofertanților**

Ofertanții trebuie să fie entități legal constituite, cu experiență demonstrată relevantă pentru domeniul și obiectul prezentei achiziții.

Ofertanții nu trebuie să se afle în situații de excludere legate de fraudă, corupție, conflict de interese sau aplicarea de măsuri restrictive la nivelul Uniunii Europene.

### **1.3 Conflict de interese**

Ofertanții vor declara lipsa conflictelor de interese față de Beneficiar și față de entitățile implicate în implementarea proiectului finanțat prin PNRR, în conformitate cu cerințele aplicabile PNRR.

another language must be accompanied by an authorized Romanian translation.

If the bidder submits documents in a foreign language without an authorized Romanian translation, the Beneficiary will ensure their translation by an authorized translator, without modifying the content and meaning of the documents submitted by the bidder. The translation is used exclusively for the purpose of evaluating the offers.

The evaluation of the offers will be carried out exclusively based on the Romanian version of the documents. In case of discrepancies between the original version and the Romanian translation, the Romanian version shall prevail.

### **1.2 Eligibility of Bidders**

Bidders must be legally established entities with demonstrated experience relevant to the scope of this procurement.

Bidders must not be subject to exclusion grounds related to fraud, corruption, conflict of interest, or EU restrictive measures.

### **1.3 Conflict of Interest**

Bidders shall declare the absence of conflicts of interest with the Beneficiary and with entities involved in the PNRR project, in line with PNRR requirements.

Beneficiarul își rezervă dreptul de a exclude ofertanții în cazul în care este identificat un conflict de interese.

#### 1.4 Calendarul procedurii de achiziție

Procedura de achiziție se va desfășura conform următorului calendar:

- **Data publicării:** 18 Martie 2026
- **Termen limită solicitare clarificări:** 27 Martie 2026
- **Termen limită depunere oferte:** 7 Aprilie 2026, ora 23:59 (ora României)
- **Perioadă estimată evaluare:** 8 Aprilie – 16 Aprilie 2026 (aproximativ 5 zile lucratoare - diferența include zile nelucrătoare și perioada sărbătorilor legale – Paște ortodox)
- **Notificarea rezultatului:** 17 Aprilie 2026
- **Perioadă de înaintare contestații:** 5 zile lucratoare de la notificare
- **Soluționare contestații:** 24 Aprilie 2026
- **Semnarea contractului:** începând cu 27 Aprilie 2026

Ofertele se vor transmite exclusiv în format electronic (PDF semnat), la adresa de email indicată în anunț.

Propunerea tehnică și propunerea financiară vor fi transmise distinct.

Ofertele vor fi valabile minimum 90 de zile de la termenul limită de depunere.

Beneficiarul își rezervă dreptul de a ajusta calendarul pentru motive justificate, cu respectarea principiilor transparenței și tratamentului egal.

The Beneficiary reserves the right to exclude bidders where a conflict of interest is identified.

#### 1.4 Procurement Timeline

The procurement procedure shall follow the timeline below:

- **Publication date:** 18<sup>th</sup> March 2026
- **Deadline for clarification requests:** 27<sup>th</sup> of March 2026
- **Deadline for submission of offers:** 7<sup>th</sup> of April 2026, 23:59 (Romanian time)
- **Evaluation period:** 8<sup>th</sup> April – 16<sup>th</sup> April 2026 (approximately 5 working days – the difference includes non-working days and the period of legal public holidays - Orthodox Easter)
- **Notification of award decision:** 17<sup>th</sup> of April 2026
- **Standstill period:** 5 working days from notification
- **Appeals resolution:** 24<sup>th</sup> of April 2026
- **Contract signature:** starting on 27<sup>th</sup> of April 2026

Offers shall be submitted electronically in signed PDF format to the email address indicated in the publication notice.

Technical and Financial Proposals shall be submitted as separate documents.

Offers shall remain valid for a minimum period of 90 days from the submission deadline.

The Beneficiary reserves the right to adjust the above timeline for justified reasons, provided that transparency and equal treatment principles are respected.

## 2 Domeniul de aplicare al achiziției

### 2.1 Obiectiv

Obiectivul prezentei achiziții este de a permite realizarea și validarea unui demonstrator ASIC avansat, oferind Beneficiarului posibilitatea de a evalua implementarea fizică, fabricabilitatea, soluția de încapsulare și funcționarea la nivel de sistem a unui circuit integrat orientat către AI/ML, într-un context de cercetare și dezvoltare.

Domeniul de aplicare include activitățile necesare pentru transformarea unui design la nivel de sistem deja validat într-o platformă hardware de evaluare complet funcțională, adecvată pentru testare, caracterizare și activități ulterioare de cercetare.

### 2.2 Implementare fizică ASIC și activități de sign-off

Contractantul va realiza ansamblul complet de activități necesare pentru obținerea unui design fizic pregătit pentru fabricație, incluzând implementarea fizică, verificarea și activitățile de sign-off, având ca rezultat un layout final adecvat pentru fabricație.

Aceste activități sunt destinate asigurării corectitudinii, robusteții și pregătirii pentru etapa de Tape-out, în conformitate cu fluxurile de proiectare standard din industrie pentru cele mai avansate noduri tehnologice.

### 2.3 Fabricație și încapsulare

## 2 Scope of Work

### 2.1 Objective

The objective of this procurement is to enable the realization and validation of an advanced ASIC demonstrator, allowing the Beneficiary to evaluate the physical implementation, manufacturability, packaging, and system-level operation of an AI/ML-oriented integrated circuit in a research and development context.

The scope covers the activities required to transform an already validated system-level design into a fully functional hardware evaluation platform, suitable for testing, characterization, and downstream research activities.

### 2.2 ASIC Physical Implementation and Sign-Off

The Contractor shall perform the full set of activities required to achieve a manufacturing-ready physical design, including physical implementation, verification, and sign-off, resulting in a final layout suitable for fabrication.

These activities are intended to ensure correctness, robustness, and readiness for Tape-out, in line with industry-standard design flows for the most advanced technology nodes.

### 2.3 Fabrication and Packaging

<p>Contractantul va fi responsabil pentru obținerea și menținerea tuturor licențelor, instrumentelor și aplicațiilor software necesare pentru desfășurarea activităților prevăzute în cadrul prezentului contract.</p> <p>Domeniul de aplicare include suport pentru fabricația de siliciu prototip prin intermediul unui proces Multi-Project Wafer (MPW) de nivel industrial, precum și proiectarea și realizarea unei soluții adecvate de încapsulare semiconductor, care să permită acces electric fiabil și integrare corespunzătoare.</p> <p>Activitățile de fabricație și încapsulare sunt realizate exclusiv în scopuri de prototipare, evaluare și cercetare.</p> <p style="text-align: center;"><b>2.4 Dezvoltarea plăcii de evaluare</b></p> <p>Contractantul va proiecta, asambla și valida o placă de evaluare complet funcțională, care să integreze ASIC-ul încapsulat și toate componentele necesare pentru a permite funcționarea fiabilă într-un mediu de laborator.</p> <p>Placa de evaluare va constitui livrabilul final al prezentei achiziții și va permite activități de aducere în funcțiune (bring-up), testare și caracterizare funcțională a ASIC-ului.</p> <p style="text-align: center;"><b>2.5 Suport pentru evaluare</b></p> <p>Domeniul de aplicare poate include dezvoltarea de software de bază și elemente de configurare necesare pentru a sprijini activitățile de bring-up și testare a ASIC-ului pe placa de evaluare, strict limitate la scopuri de evaluare și validare.</p>	<p>The Contractor shall be responsible for obtaining and maintaining all licenses, tools, and software required to perform the activities under this contract.</p> <p>The scope includes support for prototype silicon fabrication through an industrial-grade Multi-Project Wafer (MPW) process, as well as the design and realization of an appropriate semiconductor package enabling reliable electrical access and integration.</p> <p>Fabrication and packaging activities are performed exclusively for prototyping, evaluation, and research purposes.</p> <p style="text-align: center;"><b>2.4 Evaluation Board Development</b></p> <p>The Contractor shall design, assemble, and validate a fully functional evaluation board integrating the packaged ASIC and all required components to allow reliable operation in a laboratory environment.</p> <p>The evaluation board shall constitute the final delivery of this procurement and shall enable functional bring-up, testing, and characterization of the ASIC.</p> <p style="text-align: center;"><b>2.5 Evaluation Enablement</b></p> <p>The scope may include the development of basic software and configuration elements required to support bring-up and testing of the ASIC on the evaluation board, strictly limited to evaluation and validation purposes.</p>
--	--

## 2.6 Livrabile și drepturi de proprietate

Livrabilul final al prezentei achiziții îl constituie un set de plăci de evaluare complet funcționale, cu și fără soclu, care să permită testarea și validarea ASIC-ului la nivel de sistem.

Contractantul va depune eforturi rezonabile pentru a livra mai mult de 100 de mostre ASIC încapsulate, destinate susținerii activităților de evaluare și testare, sub rezerva randamentului procesului MPW și a rezultatelor activităților de încapsulare.

Layout-ul GDS generat în cadrul activităților de implementare fizică va fi livrat Beneficiarului ca livrabil specific proiectului.

Beneficiarul va dobândi drepturi suficiente de utilizare asupra fișierului GDS, inclusiv dreptul de a utiliza, reproduce și exploata rezultatele în scopul implementării, evaluării și dezvoltării ulterioare a proiectului.

Transferul fișierului GDS nu implică transferul altor drepturi de proprietate intelectuală ale Contractantului, inclusiv asupra tehnologiilor, metodologiilor sau altor elemente reutilizabile, cu excepția celor strict necesare utilizării livrabilului în cadrul proiectului.

## 2.6 Deliverables and Ownership

The final deliverable of this procurement is a set of fully functional evaluation boards with and without a socket enabling system-level testing and validation of the ASIC. The Contractor shall make reasonable efforts to deliver more than 100 packaged ASIC samples, subject to MPW fabrication yield and packaging outcomes to support evaluation and testing activities.

The GDS layout generated as part of the physical implementation activities shall be delivered to the Beneficiary as a project-specific deliverable.

The Beneficiary shall obtain sufficient rights of use over the GDS file, including the right to use, reproduce, and exploit the results for the purposes of project implementation, evaluation, and further development.

The transfer of the GDS file does not imply the transfer of any other intellectual property rights of the Contractor, including those related to technologies, methodologies, or other reusable elements, except for those strictly necessary for the use of the deliverable within the project.

### 3 Implementare fizică ASIC și activități de sign-off (System RTL → GDS)

Contractantul va realiza activitățile necesare pentru transformarea RTL-ului de sistem furnizat, complet verificat, într-un design fizic pregătit pentru fabricație, adecvat pentru etapa de Tape-out utilizând o tehnologie semiconductor avansată.

Implementarea back-end va urma fluxurile standard din industrie pentru proiectarea digitală și bunele practici aplicabile, având ca obiectiv asigurarea corectitudinii funcționale, fabricabilității și pregătirii pentru sign-off a ASIC-ului.

#### 3.1 Informații furnizate de Beneficiar

Beneficiarul va furniza Contractantului informațiile necesare pentru implementarea fizică, inclusiv:

- arhitectura de referință SoC;
- RTL-ul de sistem verificat;
- constrângeri de temporizare și condiții de operare;
- specificații privind intenția de alimentare (power intent) și interfețele;
- documentația arhitecturală și de integrare relevantă.

Se consideră că RTL-ul furnizat este corect din punct de vedere funcțional.

Dezvoltarea front-end, reproiectarea funcțională sau modificările arhitecturale nu fac obiectul prezentei achiziții.

Informații orientative privind interfețele și complexitatea ASIC-ului sunt furnizate în Anexa A în scopul

### 3 ASIC Physical Implementation and Sign-Off (System RTL → GDS)

The Contractor shall perform the activities required to transform the provided, fully verified system RTL into a fabrication-ready physical design, suitable for Tape-out using an advanced semiconductor technology.

The back-end implementation shall follow industry-standard digital design flows and best practices, with the objective of ensuring functional correctness, manufacturability, and sign-off readiness of the ASIC.

#### 3.1 Information Provided by the Beneficiary

The Beneficiary shall provide the Contractor with the necessary information for physical implementation, including:

- SoC reference architecture
- verified system RTL.
- timing and operating constraints.
- power intent and interface specifications.
- relevant architectural and integration documentation.

The provided RTL is assumed to be functionally correct.

Front-end development, functional redesign, or architectural changes are outside the scope of this procurement.

Indicative ASIC interface and complexity information is provided in Annex A for quotation and sizing purposes.

elaborării ofertei și dimensionării activităților.

### 3.2 Activități Back-End

Contractantul va executa activitățile de implementare fizică, verificare și sign-off necesare pentru a produce un layout ASIC pregătit pentru fabricație, în conformitate cu tehnologia selectată și regulile de proiectare aplicabile.

Abordarea de implementare va fi stabilită de Contractant, cu condiția respectării criteriilor de finalizare definite mai jos.

### 3.3 Livrabile Back-End

Contractantul va livra:

- un fișier GDS final adecvat pentru Tape-out;
- dovezi de sign-off care demonstrează conformitatea cu cerințele de verificare fizică și de temporizare/consum;
- documentație suficientă pentru a asigura trasabilitatea designului fizic;
- toate etapele necesare pentru livrarea fișierului GDS și realizarea Tape-out-ului împreună cu fabrica semiconductor (foundry).

Fișierul GDS și datele asociate designului fizic vor fi livrate către Beneficiar, care va dobândi drepturi suficiente de utilizare în conformitate cu Secțiunea 2.6.

### 3.4 Criterii de finalizare

Faza de back-end va fi considerată finalizată atunci când:

### 3.2 Back-End Activities

The Contractor shall execute the physical implementation, verification, and sign-off activities required to produce a manufacturing-ready ASIC layout, in accordance with the selected technology and applicable design rules.

The implementation approach shall be determined by the Contractor, provided that the completion criteria defined below are met.

### 3.3 Back-End Deliverables

The Contractor shall deliver:

- a final GDS file suitable for Tape-out;
- sign-off evidence demonstrating compliance with physical verification and timing/power requirements;
- sufficient documentation to ensure traceability of the physical design.
- All the necessary steps to deliver the GDS and execute the Tape-out with the foundry.

The GDS file and the associated physical design data shall be delivered to the Beneficiary, who shall obtain sufficient rights of use in accordance with Section 2.6.

### 3.4 Completion Criteria

The back-end phase shall be considered complete when:

- designul este conform DRC și LVS (fără erori);
- cerințele de temporizare și consum sunt îndeplinite la sign-off;
- fișierul GDS final a fost generat și transmis pentru fabricație.

#### 4 Fabricație MPW și Încapsulare

Contractantul va pregăti designul ASIC pentru fabricație și va coordona un proces Multi-Project Wafer (MPW) într-o fabrică semiconductor de nivel industrial, având ca țintă un nod tehnologic avansat din clasa sub-10 nm, sub rezerva disponibilității MPW, cu obiectivul de a livra dispozitive încapsulate adecvate pentru integrarea pe o placă de evaluare. Alegerea unui nod tehnologic avansat din clasa sub-10 nm este justificată de obiectivele de cercetare și dezvoltare ale proiectului, care urmăresc maximizarea densității funcționale și integrarea capacităților AI/ML într-o arie de siliciu cât mai redusă, asigurând în același timp performanță optimizată și consum redus de putere.

Se acceptă și utilizarea unui nod tehnologic comparabil sau apropiat din aceeași clasă de performanță, dacă ofertantul demonstrează în mod tehnic că soluția propusă permite atingerea obiectivelor proiectului.

Fabricația și încapsularea vor fi executate ca un flux unic și coordonat, de la etapa de Tape-out până la încapsulare, în conformitate cu cerințele plăcii de evaluare. Livrarea waferelor brute sau a die-urilor neîncapsulate nu este necesară ca rezultat final al prezentei achiziții.

Contractantul va fi responsabil pentru transmiterea designului în cadrul procesului MPW către fabrica semiconductor (foundry), pentru

- the design is DRC and LVS clean;
- timing and power requirements are met at sign-off;
- the final GDS has been generated and released for fabrication.

#### 4 MPW Fabrication and Packaging

The Contractor shall prepare the ASIC design for fabrication and coordinate a Multi-Project Wafer (MPW) run at an industrial-grade semiconductor foundry, targeting an advanced semiconductor technology node in the sub-10 nm class, subject to MPW availability, with the objective of delivering packaged devices suitable for integration on an evaluation board. The selection of an advanced semiconductor technology node in the sub-10 nm class is justified by the research and development objectives of the project, which aim to maximize functional density and AI/ML integration within a minimized silicon area, while ensuring optimized performance and reduced power consumption.

The use of a comparable or closely related technology node within the same performance class is also acceptable, provided that the bidder technically demonstrates that the proposed solution enables the achievement of the project objectives

Fabrication and packaging shall be executed as a single, coordinated flow, from Tape-out through packaging, aligned with evaluation board requirements. The delivery of raw wafers or unpackaged dies is not required as a final outcome of this procurement.

The Contractor shall be responsible for MPW submission to the

coordonarea cu furnizorii de servicii de fabricație și încapsulare, precum și pentru gestionarea tuturor interfețelor și a calendarului aferent. Activitățile de încapsulare pot fi subcontractate; cu toate acestea, responsabilitatea pentru livrarea cu succes a ASIC-ului final revine în integralitate Contractantului.

Pachetul ASIC va fi proiectat astfel încât să permită integrarea ulterioară a unei memorii externe specializate furnizate de partenerul de memorie al Beneficiarului.

Faza de fabricație și încapsulare va fi considerată finalizată atunci când dispozitivele ASIC încapsulate sunt disponibile și adecvate pentru integrarea pe placa de evaluare și când este asigurată trasabilitatea între fișierul GDS final, rularea MPW și dispozitivele încapsulate, susținută de documentația corespunzătoare.

## 5 Testare Siliciu, Bring-Up și Platformă de Evaluare

Contractantul va proiecta, fabrica și valida o platformă de evaluare și va realiza activitățile asociate de testare post-siliciu și bring-up necesare pentru a permite validarea funcțională a ASIC-ului fabricat prin procesul MPW.

Aceste activități vor fi executate ca un flux coordonat și continuu, acoperind bring-up-ul siliciului, integrarea la nivel de placă și evaluarea funcțională într-un mediu de laborator.

Domeniul de aplicare include:

- alimentarea inițială (power-up), verificări electrice de bază și validarea semnalelor esențiale de ceas, reset și interfață;

foundry, coordination with fabrication and packaging service providers, and management of all related interfaces and schedules. Packaging activities may be subcontracted; however, the Contractor will be responsible for successful delivery of the final ASIC.

The ASIC package shall be designed to support downstream integration of a specialized external memory provided by the Beneficiary's memory partner.

The fabrication and packaging phase shall be considered complete when packaged ASIC devices are available and suitable for evaluation board integration, and when traceability is ensured between the final GDS, the MPW fabrication run, and the packaged devices, supported by appropriate documentation.

## 5 Silicon Testing, Bring-Up, and Evaluation Platform

The Contractor shall design, manufacture, and validate an evaluation platform and perform the associated post-silicon testing and bring-up activities required to enable functional validation of the ASIC fabricated through the MPW process.

These activities shall be executed as a coordinated and continuous flow, covering silicon bring-up, board-level integration, and functional evaluation in a laboratory environment.

The scope includes:

- initial power-up, basic electrical checks, and verification of essential clocks, resets, and interfaces.

- testare funcțională suficientă pentru a confirma funcționarea de bază și pregătirea pentru evaluare a ASIC-ului;
- proiectarea, asamblarea și validarea uneia sau mai multor plăci de evaluare adecvate pentru bring-up și testare;
- integrarea ASIC-ului încapsulat pe plăcile de evaluare și remedierea eventualelor probleme de integrare la nivel de placă;
- suport pentru executarea software-ului de bază pentru bring-up și a rutinelor de test.

Platforma de evaluare constituie livrabilul final al prezentei achiziții și va permite Beneficiarului să opereze, testeze și evalueze ASIC-ul în condiții controlate.

Contractantul va furniza documentație suficientă pentru a susține evaluarea și trasabilitatea, incluzând rezultate ale testelor, comportamente observate și instrucțiuni de utilizare a platformei de evaluare.

Această fază va fi considerată finalizată atunci când ASIC-ul poate fi alimentat, inițializat și utilizat în mod fiabil pe plăcile de evaluare, iar documentația aferentă a fost livrată Beneficiarului.

## 6 Management de Proiect și Raportare

Contractantul va furniza:

- un plan de proiect cu etape (milestones) clar definite;
- actualizări săptămânale privind progresul;

- functional testing sufficient to confirm basic operation and evaluation readiness of the ASIC.
- design, assembly, and validation of one or more evaluation boards appropriate for bring-up and testing.
- integration of the packaged ASIC on the evaluation boards and resolution of board-level integration issues.
- support for execution of basic bring-up software and test routines.

The evaluation platform constitutes the final delivery of this procurement and shall enable the Beneficiary to operate, test, and evaluate the ASIC under controlled conditions.

The Contractor shall provide documentation sufficient to support evaluation and traceability, including test results, observed behavior, and usage guidance for the evaluation platform.

This phase shall be considered complete when the ASIC can be reliably powered, initialized, and exercised on the evaluation boards, and when the corresponding documentation has been delivered to the Beneficiary.

## 6 Project Management and Reporting

The Contractor shall provide:

- a project plan with milestones.
- weekly progress updates.
- coordination with the Beneficiary during all phases.

- coordonare cu Beneficiarul pe parcursul tuturor fazelor proiectului. Raportarea va fi suficient de detaliată pentru a permite supravegherea tehnică, monitorizarea etapelor și respectarea cerințelor de audit aferente PNRR.

## 7 Proprietate Intelectuală

Drepturile de proprietate intelectuală aferente executării contractului vor fi stabilite în detaliu la momentul semnării contractului cu ofertantul declarat câștigător, în conformitate cu legislația aplicabilă și cerințele PNRR.

Pentru prezenta procedură se aplică următoarele principii generale:

- fiecare parte își păstrează drepturile asupra proprietății intelectuale preexistente (Background IP);
- livrabilele realizate în cadrul contractului vor fi puse la dispoziția Beneficiarului, cu drepturi suficiente de utilizare pentru atingerea obiectivelor proiectului și asigurarea sustenabilității acestuia;
- orice aranjament privind proprietatea intelectuală nu va conduce la restricționarea concurenței și nu va genera avantaje economice incompatibile cu regulile privind ajutorul de stat.

Detaliile privind titularitatea drepturilor, licențierea și utilizarea rezultatelor vor fi reglementate contractual.

Orice aranjamente privind proprietatea intelectuală vor respecta condițiile de piață și nu vor conduce la acordarea unor avantaje economice indirecte Contractantului.

Reporting shall be sufficient to support technical oversight, milestone tracking, and PNRR audit requirements.

## 7 Intellectual Property

The intellectual property rights related to the execution of the contract shall be defined in detail at the time of contract signature with the selected bidder, in accordance with applicable legislation and PNRR requirements. For this procurement procedure, the following general principles shall apply:

- each Party retains ownership of its pre-existing intellectual property (Background IP);
- the deliverables generated under the contract shall be made available to the Beneficiary, with sufficient rights of use to achieve the project objectives and ensure the sustainability of the investment;
- any intellectual property arrangements shall not restrict competition and shall not create economic advantages incompatible with State aid rules.

The detailed provisions regarding ownership, licensing, and use of results shall be regulated in the contract.

Any intellectual property arrangements shall be consistent with market conditions and shall not result in indirect economic advantages to the Contractor.

The contract remuneration reflects exclusively the services provided and

Remunerația contractului reflectă exclusiv serviciile prestate și nu include compensații pentru transferuri de proprietate intelectuală care ar putea genera avantaje economice nejustificate.

## 8 Auditabilitate și Conformitate (PNRR)

Contractantul va coopera pe deplin cu Beneficiarul în vederea asigurării conformității cu cerințele de audit aferente PNRR, prin furnizarea tuturor documentelor, evidențelor și informațiilor necesare pentru a demonstra legalitatea, realitatea și trasabilitatea activităților și a costurilor.

## 9 Criterii de Acceptanță

Livrabilele vor fi considerate acceptate dacă sunt îndeplinite următoarele condiții:

- implementarea back-end a ASIC-ului este conformă DRC/LVS (fără erori);
- fabricația MPW și încapsularea (inclusiv activitățile subcontractate) sunt finalizate, iar dispozitivele de siliciu încapsulate sunt livrate;
- ASIC-ul este funcțional la un nivel de bază;
- placa de evaluare este funcțională;
- software-ul de bază permite testarea funcțională a ASIC-ului și a plăcii de evaluare.

does not include compensation for any transfer of intellectual property that could result in unjustified economic advantages.

## 8 Auditability and Compliance (PNRR)

The Contractor shall cooperate fully with the Beneficiary in order to enable compliance with PNRR audit requirements, by providing all documents, records and information necessary to demonstrate the legality, reality and traceability of activities and costs.

## 9 Acceptance Criteria

Deliverables shall be deemed accepted if:

- the ASIC back-end is DRC/LVS clean.
- MPW fabrication and packaging (including subcontracted activities) are completed and packaged silicon is delivered.
- the ASIC is functionally operational at a basic level.
- the evaluation board is functional.
- the basic software enables functional testing of the ASIC and the evaluation board.

## 10 Calendar de Implementare

### 10.1 Milestone Obligatoriu de Tape-out

Calendarul propus va include un milestone de Tape-out, care va avea loc cel târziu la data de:

- 31 decembrie 2026

Respectarea acestui termen pentru Tape-out reprezintă o cerință esențială a proiectului.

Propunerea Contractantului va demonstra în mod clar modul în care acest milestone va fi atins, ținând cont de dependențele dintre activitățile de sign-off back-end, transmiterea în cadrul procesului MPW, coordonarea activităților de încapsulare și activitățile ulterioare.

Orice ipoteze, constrângeri sau riscuri asociate atingerii milestone-ului de Tape-out vor fi identificate în mod explicit în calendarul propus.

### 10.2 Dependențe Externe

Anumite activități, inclusiv fabricația MPW și încapsularea, depind de furnizori terți de servicii.

Contractantul nu va fi considerat responsabil pentru întârzieri cauzate de factori aflați în afara controlului său rezonabil, cu condiția să demonstreze o coordonare și o comunicare realizate în timp util.

## 10 Schedule

### 10.1 Mandatory Tape-out Milestone

The proposed schedule shall include a Tape-out milestone, which shall occur no later than:

- 31<sup>st</sup> of December 2026

Compliance with this Tape-out deadline is a key project requirement.

The Contractor's proposal shall clearly demonstrate how this milestone will be achieved, taking into account dependencies between back-end sign-off, MPW submission, packaging coordination, and downstream activities.

Any assumptions, constraints, or risks related to achieving the Tape-out milestone shall be explicitly identified in the proposed schedule.

### 10.2 External Dependencies

Certain activities, including MPW fabrication and packaging, depend on third-party service providers.

The Contractor shall not be held responsible for delays caused by factors outside its reasonable control, provided that timely coordination and communication are demonstrated.

## 11 Criterii de Evaluare

Contractul va fi atribuit pe baza criteriului „cel mai bun raport calitate-preț”, având în vedere atât calitatea tehnică, cât și aspectele financiare.

Evaluarea va fi realizată în conformitate cu criteriile și ponderile definite mai jos.

Soluția propusă va fi conformă cu caracteristicile orientative ale ASIC-ului prezentate în Anexa A.

### 11.1 Evaluare Tehnică (70%)

Evaluarea tehnică va analiza capacitatea și competența ofertantului de a livra domeniul de aplicare descris în prezentul Caiet de Sarcini într-un mod robust, realist, coerent și tehnic fundamentat, în termenul solicitat, ținând cont de complexitatea implementării back-end ASIC, a fabricației MPW, a coordonării încapsulării, a activităților de bring-up post-siliciu și a livrării platformei de evaluare.

#### 11.1.1 Experiență și Capabilitate în Implementarea Back-End ASIC (25%)

Evaluarea se va realiza pe baza dovezilor documentate privind proiecte finalizate de implementare ASIC back-end care îndeplinesc următoarele criterii măsurabile:

- Numărul de proiecte de implementare ASIC back-end (de la system RTL până la GDS final) finalizate în ultimii 7 ani.

## 11 Evaluation Criteria

The contract shall be awarded based on the criterion of best value for money, taking into account both technical quality and financial aspects.

The evaluation shall be carried out in accordance with the criteria and weightings defined below.

The proposed solution shall be consistent with the indicative ASIC characteristics provided in Annex A.

### 11.1 Technical Evaluation (70%)

The technical evaluation shall assess the bidder's ability and capacity to deliver the scope described in this Technical Specifications in a robust, realistic, coherent, and technically sound manner within the requested timeline, taking into account the complexity of ASIC back-end implementation, MPW fabrication, packaging coordination, silicon bring-up, and evaluation platform delivery.

#### 11.1.1 Experience and Capability in ASIC Back-End Implementation (25%)

Assessment shall be based on documented evidence of completed ASIC back-end projects meeting the following measurable criteria:

- Number of ASIC back-end projects (from system RTL to final GDS) completed within the last 7 years.
- At least one completed project implemented in an advanced

<ul style="list-style-type: none"> <li>• Cel puțin un proiect finalizat implementat într-un nod tehnologic avansat (<math>\leq 14</math> nm sau echivalent).</li> <li>• Experiență demonstrată în realizarea sign-off-ului fizic complet, incluzând DRC, LVS și Static Timing Analysis (STA).</li> <li>• Experiență în proiecte ASIC cu o complexitate de peste 10 milioane de porți logice (gates).</li> <li>• Proiectele vor fi considerate relevante numai dacă sunt comparabile din punct de vedere al complexității tehnologice (nod tehnologic avansat <math>\leq 14</math> nm și peste 10 milioane de porți logice).</li> </ul> <p><b>Mecanism de punctare:</b></p> <ul style="list-style-type: none"> <li>• 0 puncte – Nu sunt demonstrate proiecte relevante finalizate</li> <li>• 5 puncte – 1 proiect relevant finalizat</li> <li>• 10 puncte – 2 proiecte relevante finalizate</li> <li>• 15 puncte – 3 proiecte relevante finalizate</li> <li>• 20 puncte – 4 proiecte relevante finalizate</li> <li>• 25 puncte – 5 sau mai multe proiecte relevante finalizate</li> </ul> <p>Proiectele trebuie susținute prin referințe, declarații ale beneficiarilor sau alte documente verificabile.</p> <p><b>11.1.2 Experiență în Coordonarea Fabricației MPW și a Încapsulării (15%)</b></p> <p>Evaluarea va analiza experiența demonstrată a ofertantului în coordonarea proceselor de fabricare MPW și ambalare (packaging), pe baza dovezilor documentate și a referințelor de proiect.</p>	<p>semiconductor technology node (<math>\leq 14</math> nm or equivalent).</p> <ul style="list-style-type: none"> <li>• Demonstrated experience in full physical sign-off, including DRC, LVS, and Static Timing Analysis (STA).</li> <li>• Experience with ASIC designs exceeding 10 million logic gates.</li> <li>• Projects shall be considered relevant only if they are comparable in technological complexity (advanced node <math>\leq 14</math> nm and <math>&gt;10M</math> gates)</li> </ul> <p><b>Scoring mechanism:</b></p> <ul style="list-style-type: none"> <li>• 0 points – No relevant completed projects demonstrated</li> <li>• 5 points – 1 relevant completed project</li> <li>• 10 points – 2 relevant completed projects</li> <li>• 15 points – 3 relevant completed projects</li> <li>• 20 points – 4 relevant completed projects</li> <li>• 25 points – 5 or more relevant completed projects</li> </ul> <p>Projects must be supported by references, client attestations, or verifiable documentation.</p> <p><b>11.1.2 MPW Fabrication and Packaging Coordination Experience (15%)</b></p> <p>Assessment shall evaluate the bidder's demonstrated experience in coordinating MPW fabrication and packaging activities, based on</p>
--	--

<p><b>Evaluarea va avea în vedere:</b></p> <ul style="list-style-type: none"> <li>• experiența demonstrată în coordonarea rundelor de fabricare MPW la foundry-uri industriale;</li> <li>• capacitatea de gestionare a interfețelor dintre fabricare, ambalare și activitățile ulterioare de integrare și evaluare;</li> <li>• experiența demonstrată în livrarea de circuite ASIC ambalate, adecvate integrării la nivel de placă (board-level integration);</li> <li>• adecvarea managementului subcontractorilor, acolo unde este cazul.</li> </ul> <p><b>Scală de punctare (maxim 15 puncte)</b></p> <p>Se va aplica următoarea scală calitativă:</p> <ul style="list-style-type: none"> <li>• 0 puncte (0%) – Nu este demonstrată experiență relevantă sau există deficiențe majore.</li> <li>• 3,75 puncte (25%) – Experiență limitată; existența unor lacune semnificative sau dovezi insuficiente.</li> <li>• 7,5 puncte (50%) – Experiență acceptabilă; îndeplinește cerințele minime.</li> <li>• 11,25 puncte (75%) – Experiență bună; abordare coerentă și dovezi bine fundamentate.</li> <li>• 15 puncte (100%) – Experiență extinsă și foarte relevantă; dovezi solide privind coordonarea cu succes a proiectelor MPW și packaging comparabile.</li> </ul> <p>Dovezile prezentate trebuie să demonstreze asumarea efectivă a responsabilității de coordonare, nu doar participarea în calitate de subcontractant sau contributor.</p>	<p>documented evidence and project references.</p> <p><b>Evaluation shall consider:</b></p> <ul style="list-style-type: none"> <li>• demonstrated experience in coordinating MPW fabrication runs at industrial-grade semiconductor foundries;</li> <li>• capability to manage interfaces between fabrication, packaging, and downstream evaluation activities;</li> <li>• demonstrated experience in delivering packaged ASIC devices suitable for board-level integration;</li> <li>• adequacy of subcontractor management, where applicable.</li> </ul> <p><b>Scoring Scale (Applicable to 15 Points Maximum)</b></p> <p>The following qualitative scoring scale shall apply:</p> <ul style="list-style-type: none"> <li>• 0 points (0%) – No experience demonstrated or major deficiencies identified.</li> <li>• 3.75 points (25%) – Limited experience demonstrated; significant gaps or insufficient evidence.</li> <li>• 7.5 points (50%) – Acceptable experience demonstrated; meets minimum requirements.</li> <li>• 11.25 points (75%) – Good experience demonstrated; coherent and well-supported evidence.</li> <li>• 15 points (100%) – Extensive and highly relevant experience demonstrated; strong evidence of successful MPW and packaging coordination in comparable projects.</li> </ul> <p>Evidence must demonstrate actual coordination responsibility, not only participation as a subcontracted contributor.</p>
---	--

### 11.1.3 Abordarea privind Testarea Siliciului, Bring-Up și Platforma de Evaluare (15%)

Evaluarea va analiza claritatea, coerența, realismul și soliditatea tehnică a abordării propuse de ofertant pentru testarea siliciului, activitățile de bring-up și dezvoltarea platformei de evaluare.

#### Evaluarea va avea în vedere:

- claritatea și caracterul complet al metodologiei propuse pentru bring-up-ul siliciului;
- alinierea abordării de testare la constrângerile specifice prototipurilor MPW;
- soliditatea tehnică și robustețea arhitecturii platformei de evaluare propuse;
- coerența dintre activitățile de testare silicon, dezvoltarea plăcii de evaluare și suportul software/BSP;
- adecvarea soluției propuse pentru asigurarea validării funcționale fiabile a ASIC-ului.

#### Scală de punctare (maxim 15 puncte)

Se va aplica următoarea scală calitativă:

- 0 puncte (0%) – Propunere lipsă, incompletă sau tehnic inadecvată.
- 3,75 puncte (25%) – Există deficiențe semnificative sau consecvențe majore.
- 7,5 puncte (50%) – Propunere acceptabilă; îndeplinește cerințele minime.
- 11,25 puncte (75%) – Abordare bună și coerentă; doar lacune minore.
- 15 puncte (100%) – Abordare excelentă, completă, robustă tehnic și pe deplin coerentă, cu fezabilitate demonstrată clar.

### 11.1.3 Silicon Testing, Bring-Up, and Evaluation Platform Approach (15%)

Assessment shall evaluate the clarity, coherence, realism, and technical soundness of the bidder's proposed approach for silicon testing, bring-up, and evaluation platform development.

#### Evaluation shall consider:

- clarity and completeness of the proposed silicon bring-up methodology;
- alignment of the proposed testing approach with MPW prototype constraints;
- technical soundness and robustness of the proposed evaluation platform architecture;
- consistency between silicon testing activities, evaluation board development, and basic software/BSP support;
- adequacy of the proposed approach to enable reliable functional validation of the ASIC.

#### Scoring Scale (Maximum 15 Points)

The following qualitative scoring scale shall apply:

- 0 points (0%) – Proposal is missing, incomplete, or technically inadequate.
- 3.75 points (25%) – Significant weaknesses or inconsistencies; major gaps identified.
- 7.5 points (50%) – Acceptable proposal; meets minimum technical requirements.
- 11.25 points (75%) – Good and coherent approach; minor gaps only.
- 15 points (100%) – Excellent, comprehensive, technically robust,

<p><b>11.1.4 Management de Proiect, Realismul Calendarului și Managementul Riscurilor (5%)</b></p> <p>Evaluarea va analiza adecvarea, coerența și credibilitatea structurii propuse de management al proiectului, realismul calendarului de implementare și abordarea privind gestionarea riscurilor.</p> <p><b>Evaluarea va avea în vedere:</b></p> <ul style="list-style-type: none"> <li>• claritatea și structura planului de proiect propus, inclusiv definirea etapelor și a milestone-urilor;</li> <li>• coerența internă dintre scop, resurse și calendar</li> <li>• identificarea principalelor riscuri tehnice și de calendar;</li> <li>• adecvarea și realismul măsurilor propuse pentru mitigarea riscurilor;</li> <li>• claritatea mecanismelor de raportare și coordonare cu Beneficiarul.</li> </ul> <p><b>Scală de punctare (maxim 5 puncte)</b>        Se va aplica următoarea scală calitativă:</p> <ul style="list-style-type: none"> <li>• 0 puncte (0%) – Propunere lipsă sau deficiențe majore în planificare și gestionarea riscurilor</li> <li>• 1,25 puncte (25%) – Există slăbiciuni semnificative sau ipoteze de planificare nerealiste.</li> <li>• 2,5 puncte (50%) – Abordare acceptabilă și coerentă; îndeplinește cerințele minime.</li> <li>• 3,75 puncte (75%) – Plan bine structurat, cu măsuri rezonabile de mitigare a riscurilor.</li> <li>• 5 puncte (100%) – Cadru excelent, complet și credibil de management al proiectului și gestionare a riscurilor, cu fezabilitate demonstrată clar.</li> </ul>	<p>and fully coherent approach with clearly demonstrated feasibility.</p> <p><b>11.1.4 Project Management, Schedule Realism and Risk Management (5%)</b></p> <p>Assessment shall evaluate the adequacy, coherence, and credibility of the bidder's proposed project management structure, schedule realism, and risk management approach.</p> <p><b>Evaluation shall consider:</b></p> <ul style="list-style-type: none"> <li>• clarity and structure of the proposed project plan and milestone definition;</li> <li>• internal consistency between scope, resources, and timeline;</li> <li>• identification of key technical and schedule risks;</li> <li>• adequacy and realism of proposed mitigation measures;</li> <li>• clarity of reporting and coordination mechanisms with the Beneficiary.</li> </ul> <p><b>Scoring Scale (Maximum 5 Points)</b>        The following qualitative scoring scale shall apply:</p> <ul style="list-style-type: none"> <li>• 0 points (0%) – Proposal is missing or demonstrates major deficiencies in planning and risk management.</li> <li>• 1.25 points (25%) – Significant weaknesses or unrealistic planning assumptions.</li> <li>• 2.5 points (50%) – Acceptable and coherent approach meeting minimum requirements.</li> <li>• 3.75 points (75%) – Good and well-structured plan with reasonable risk mitigation.</li> <li>• 5 points (100%) – Excellent, comprehensive, and credible project management and risk</li> </ul>
---	--

<p><b>11.1.5 Criticitatea Calendarului de Livrare și Credibilitatea Programării (10%)</b></p> <p>Având în vedere caracterul critic al calendarului proiectului în cadrul PNRR C9–I4, acest criteriu va evalua capacitatea ofertantului de a planifica și livra proiectul într-un mod credibil și realist, în termenul impus.</p> <p><b>Evaluarea va avea în vedere:</b></p> <ul style="list-style-type: none"> <li>• realismul și caracterul complet al calendarului de livrare propus;</li> <li>• fezabilitatea atingerii milestone-ului obligatoriu de tape-out până la 31 decembrie 2026;</li> <li>• coerența dintre etapele de sign-off back-end, depunerea MPW, coordonarea ambalării și activitățile ulterioare de evaluare;</li> <li>• alinierea dintre scopul tehnic, alocarea resurselor și calendar;</li> <li>• identificarea dependențelor critice (inclusiv disponibilitatea MPW) și adecvarea măsurilor de mitigare propuse.</li> </ul> <p><b>Scală de punctare (maxim 10 puncte)</b> Se va aplica următoarea scală calitativă:</p> <ul style="list-style-type: none"> <li>• <b>0 puncte (0%)</b> – Calendar lipsă, nerealist sau evident nefezabil.</li> <li>• <b>2,5 puncte (25%)</b> – Inconsecvențe semnificative sau riscuri majore de calendar neadresate adecvat.</li> <li>• <b>5 puncte (50%)</b> – Calendar acceptabil și în general coerent; îndeplinește cerințele minime.</li> <li>• <b>7,5 puncte (75%)</b> – Calendar bine structurat și credibil, cu gestionarea rezonabilă a riscurilor critice.</li> </ul>	<p>framework with clearly demonstrated feasibility.</p> <p><b>11.1.5 Delivery Timeline Criticality and Schedule Credibility (10%)</b></p> <p>Given the criticality of the project timeline under the applicable PNRR C9–I4 framework, this criterion shall assess the bidder’s ability to credibly plan and deliver the project within the required schedule.</p> <p><b>Evaluation shall consider:</b></p> <ul style="list-style-type: none"> <li>• realism and completeness of the proposed delivery timeline;</li> <li>• feasibility of achieving the mandatory tape-out milestone by 31 December 2026;</li> <li>• consistency between back-end sign-off, MPW submission, packaging coordination, and downstream evaluation activities;</li> <li>• alignment between technical scope, resource allocation, and schedule;</li> <li>• identification of key schedule dependencies (including MPW availability) and adequacy of mitigation measures.</li> </ul> <p><b>Scoring Scale (Maximum 10 Points)</b> The following qualitative scoring scale shall apply:</p> <ul style="list-style-type: none"> <li>• 0 points (0%) – Timeline is missing, unrealistic, or clearly infeasible.</li> <li>• 2.5 points (25%) – Significant inconsistencies or major schedule risks not adequately addressed.</li> <li>• 5 points (50%) – Acceptable and generally coherent timeline meeting minimum requirements.</li> <li>• 7.5 points (75%) – Well-structured and credible schedule with reasonable mitigation of key risks.</li> </ul>
--	--

- **10 puncte (100%)** – Calendar foarte credibil, coerent intern și bine fundamentat, demonstrând clar fezabilitatea atingerii milestone-ului obligatoriu de tape-out.

Neincluderea unui calendar credibil care să demonstreze fezabilitatea atingerii milestone-ului obligatoriu de Tape-out va conduce la constatarea neconformității tehnice a ofertei.

## 11.2 Evaluare Financiară (30%)

Evaluarea financiară se va realiza pe baza prețului total ferm propus de ofertant pentru întregul scop al serviciilor definite în prezentul Caiet de sarcini.

Punctajul financiar se va calcula utilizând următoarea formulă:

**Punctaj financiar = (Cel mai mic preț valid / Prețul ofertat) × 30**

Unde:

- Cel mai mic preț valid = cel mai mic preț total dintre ofertele tehnice conforme;
- Prețul ofertat = prețul total propus de ofertantul evaluat.

**Prețurile se vor evalua fără TVA.**

Prețul ofertat este considerat all-inclusive și acoperă toate costurile necesare pentru executarea completă și corespunzătoare a contractului, incluzând, fără a se limita la: implementare, coordonarea fabricației, packaging, testare, dezvoltarea platformei de evaluare, management de proiect, precum și orice alte activități necesare pentru îndeplinirea cerințelor contractuale.

- 10 points (100%) – Highly credible, internally consistent, and well-substantiated schedule clearly demonstrating feasibility of achieving the mandatory tape-out milestone.

Failure to include a credible timeline demonstrating feasibility of the mandatory Tape-out milestone shall result in technical non-compliance.

## 11.2 Financial Evaluation (30%)

The financial evaluation shall be based on the total fixed price proposed by the bidder for the full scope of services defined in this Technical Specifications document.

The financial score shall be calculated using the following formula:

**Financial Score = (Lowest Valid Price / Offered Price) × 30**

Where:

- Lowest Valid Price = the lowest total price among all technically compliant offers;
- Offered Price = the total price proposed by the bidder being evaluated.

**Prices shall be evaluated exclusive of VAT.**

The offered price shall be all-inclusive and shall cover all costs necessary for the full and proper performance of the contract, including but not limited to implementation, fabrication coordination, packaging, testing, evaluation platform development, project management, and any other activities required to meet the contract requirements.

### 11.3 Punctaj Final și Atribuire

Punctajul total pentru fiecare ofertă se va calcula ca suma dintre:

- Punctajul tehnic (maximum 70 puncte); și
- Punctajul financiar (maximum 30 puncte).

**Punctaj maxim total: 100 puncte.**

Contractul va fi atribuit ofertantului care obține cel mai mare punctaj total, cu condiția ca:

- oferta să fie conformă din punct de vedere tehnic cu toate cerințele obligatorii din prezentul Caiet de sarcini; și
- oferta să nu fie respinsă în baza prevederilor Secțiunii 13 (Respingerea ofertelor).

**În cazul unui punctaj total egal, va fi clasată pe poziție superioară oferta cu punctaj tehnic mai mare.**

**Ofertele care obțin mai puțin de 50 de puncte în cadrul evaluării tehnice nu vor fi supuse evaluării financiare.**

**Punctajul acordat va fi justificat în scris.**

### 11.4 Atribuire și Semnare Contract

După finalizarea procesului de evaluare, Beneficiarul va notifica în scris ofertantul declarat câștigător cu privire la decizia de atribuire.

Contractul se va încheia în conformitate cu termenii ofertei câștigătoare și cu prevederile prezentului Caiet de sarcini.

Semnarea contractului este condiționată de verificarea declarațiilor și documentelor justificative obligatorii,

### 11.3 Overall Score and Award

The overall score for each bid shall be calculated as the sum of:

- the Technical Score (maximum 70 points), and
- the Financial Score (maximum 30 points).

**Maximum total score: 100 points.**

The contract shall be awarded to the bidder achieving the highest overall score, provided that:

- the bid is technically compliant with all mandatory requirements of this Technical Specifications document; and
- the bid is not rejected under the provisions of Section 13 (Rejection of Offers).

**Bids scoring less than 50 points in the Technical Evaluation shall not proceed to Financial Evaluation.**

**In the event of a tie in total score, the bid with the higher technical score shall be ranked higher.**

**Scoring shall be justified in writing**

### 11.4 Award and Contract Signature

Following completion of the evaluation process, the Beneficiary shall notify the successful bidder in writing of the award decision.

The contract shall be concluded in accordance with the terms of the winning offer and this Technical Specifications document.

Contract signature shall be subject to verification of mandatory declarations and supporting

inclusiv cele aferente conformității cu cerințele PNRR.

Beneficiarul își rezervă dreptul de a anula procedura de achiziție, integral sau parțial, înainte de semnarea contractului, în următoarele situații:

- nu sunt depuse oferte conforme;
- toate ofertele sunt neconforme sau inacceptabile;
- prețurile ofertate depășesc bugetul disponibil;
- sunt identificate nereguli procedurale sau conflicte de interese.

Orice decizie de anulare a procedurii va fi comunicată tuturor ofertanților și va fi consemnată și documentată în dosarul achiziției. Anularea procedurii nu va da naștere la niciun drept la despăgubiri sau compensații din partea ofertanților.

Rezultatele clarificarilor nu trebuie să conducă la modificarea cerințelor obligatorii sau a criteriilor de evaluare definite și nu vor crea un avantaj competitiv niciunui ofertant.

Prezentul caiet de sarcini, toate clarificările scrise emise de Beneficiar în cadrul procedurii de achiziție, toate clarificările scrise transmise de ofertantul declarat câștigător și acceptate de Beneficiar precum și oferta castigatoare, vor face parte integrantă din contractul final sub forma de anexe.

### **11.5 Termene de Plată**

Plățile vor fi efectuate exclusiv pe baza livrabilelor realizate și acceptate formal de către Beneficiar, în conformitate cu criteriile de acceptanță prevăzute în prezentul Caiet de sarcini.

Plățile vor fi corelate cu atingerea etapelor principale ale proiectului, inclusiv implementarea Back-End, tape-

documentation, including those related to PNRR compliance requirements.

The Beneficiary reserves the right to cancel the procurement procedure, in whole or in part, prior to contract signature, in the following cases:

- no compliant offers are received;
- all offers are non-compliant or unacceptable;
- proposed prices exceed the available budget;
- procedural irregularities or conflicts of interest are identified.

Any cancellation decision shall be communicated to all bidders and documented in the procurement file. Cancellation shall not give rise to any compensation claims.

The clarifications shall not lead to any modification of the mandatory requirements or of the defined evaluation criteria and shall not result in any competitive advantage for any bidder.

The present Technical Specifications, all written clarifications issued by the Beneficiary during the procurement procedure, all written clarifications submitted by the successful bidder and accepted by the Beneficiary, as well as the winning bid, shall form an integral part of the final contract as annexes.

### **11.5 Payment Milestones**

Payments shall be made exclusively based on deliverables formally completed and accepted by the Beneficiary, in accordance with the Acceptance Criteria defined in this Technical Specifications document.

Payments shall be linked to the achievement of the main project milestones, including Back-End

out și MPW, livrarea ASIC-urilor ambalate și livrarea platformei de evaluare.

Nu se vor efectua plăți pentru activități nefinalizate sau livrabile neacceptate.

Prețul contractului este ferm. Ajustarea prețului poate interveni numai în condiții excepționale, strict în conformitate cu legislația aplicabilă și prevederile contractuale.

### 11.6 Clarificări

Pe parcursul procesului de evaluare, Beneficiarul poate solicita clarificări ofertanților exclusiv în scopul unei mai bune înțelegeri a ofertelor depuse.

**Aceste clarificări:**

- nu vor modifica substanța ofertei;
- nu vor altera prețul sau scopul propus;
- nu vor conduce la modificări care să afecteze rezultatul evaluării;
- vor fi aplicate în mod transparent și nediscriminatoriu - vor fi publicate pe platforma PNRR (<https://proiecte.pnrr.gov.ro>) și vor fi considerate comunicate simultan tuturor operatorilor economici interesați.

Ofertanții au dreptul de a indica în mod explicit informațiile din ofertă pe care le consideră confidențiale, inclusiv cele protejate prin acorduri de confidențialitate (NDA), secrete comerciale sau drepturi de proprietate intelectuală.

Aceste informații vor fi marcate în mod clar și justificat de ofertant în cadrul ofertei.

Beneficiarul va respecta caracterul confidențial al acestor informații, în

implementation, tape-out and MPW, delivery of packaged ASIC devices, and delivery of the evaluation platform.

No payments shall be made for incomplete or unaccepted deliverables.

Contract price is firm. Price adjustments may occur only in exceptional circumstances, strictly in accordance with applicable legislation and the contractual provisions.

### 11.6 Clarifications

During the evaluation process, the Beneficiary may request clarifications from bidders solely for the purpose of better understanding the submitted offers.

**Such clarifications:**

- shall not modify the substance of the offer.
- shall not alter the proposed price or scope.
- shall not result in changes affecting the evaluation outcome.
- shall be applied in a transparent and equal manner - shall be published on the PNRR platform (<https://proiecte.pnrr.gov.ro>), and shall be considered communicated simultaneously to all interested economic operators.

Tenderers have the right to explicitly identify the information contained in their offers that they consider confidential, including information protected by non-disclosure agreements (NDAs), trade secrets, or intellectual property rights. Such information shall be clearly marked and duly justified by the bidder within the offer.

The Beneficiary shall respect the confidential nature of such information, to the extent that its disclosure is not

măsura în care divulgarea acestora nu este necesară pentru asigurarea transparenței procedurii sau pentru soluționarea eventualelor contestații. Nu pot fi declarate confidențiale informațiile esențiale pentru evaluarea ofertelor, inclusiv prețul total, elementele utilizate în evaluarea tehnică și financiară, precum și orice alte informații a căror divulgare este impusă de legislația aplicabilă.

## 12A nu prejudicia în mod semnificativ (DNSH)

Ofertantul castigator va desfășura toate activitățile prevăzute în prezentul caiet de sarcini într-o manieră care să nu producă prejudicii semnificative mediului.

Serviciile care fac obiectul prezentului caiet de sarcini se referă la cercetare, proiectare, coordonarea fabricației de prototipuri, testare și evaluare a dispozitivelor ASIC și a platformelor de evaluare asociate. Aceste activități au un caracter limitat și nu implică producție la scară largă sau activități cu impact semnificativ asupra mediului.

### Ofertantul castigator va:

- respecta reglementările aplicabile în domeniul protecției mediului, sănătății și securității în muncă în jurisdicțiile în care sunt desfășurate activitățile;
- aplica practicile standard din industrie pentru a minimiza impactul asupra mediului, în măsura în care acest lucru este rezonabil posibil;
- se va asigura de aplicarea principiilor DNSH

necessary to ensure the transparency of the procedure or for the resolution of any potential appeals.

Information essential for the evaluation of the offers, including the total price, elements used in the technical and financial evaluation, as well as any other information whose disclosure is required under applicable law, may not be declared confidential.

## 12 Do No Significant Harm (DNSH)

The winning bidder shall carry out all activities under this Technical Specifications in a manner that does not cause significant environmental harm.

The services covered by this Tender relate to research, design, prototype fabrication coordination, testing, and evaluation of ASIC devices and associated evaluation platforms. These activities are limited in scope and do not involve large-scale manufacturing or activities with significant environmental impact.

### The winning bidder shall:

- comply with applicable environmental, health, and safety regulations in the jurisdictions where the activities are performed.
- apply standard industry practices to minimize environmental impact where reasonably possible.
- will ensure compliance with the DNSH principles

- sprijinii Beneficiarul, FotoNation SRL, în cazul unor audituri sau verificări legate de principiul DNSH, prin furnizarea de informații sau documentație privind activitățile desfășurate în baza prezentului contract.

- 

## 13 Respingerea Ofertelor

Beneficiarul își rezervă dreptul de a respinge ofertele în conformitate cu principiile aplicabile în materia achizițiilor, asigurând transparența, tratamentul egal, proporționalitatea și documentarea corespunzătoare a procesului de evaluare.

Ofertele vor fi respinse pe motive obiective și nediscriminatorii, incluzând, dar fără a se limita la, situațiile descrise mai jos.

### 13.1 Neconformitate a cu Caietul de Sarcini

O ofertă va fi respinsă dacă nu respectă cerințele obligatorii ale prezentului Caiet de Sarcini, inclusiv în următoarele situații:

- neacoperirea integrală a domeniului de aplicare;
- omiterea unor livrabile sau activități obligatorii;
- neconformitatea cu cerințele tehnice esențiale, cerințele de calendar sau criteriile de acceptanță;
- neîndeplinirea milestone-urilor obligatorii, inclusiv termenul de Tape-out de 31 decembrie 2026, fără a justificare adecvată.

- support the Beneficiary, FotoNation SRL, in the event of DNSH-related audits or verifications, by providing reasonable information or documentation related to the activities performed under this contract.

## 13 Rejection of Offers

The Beneficiary reserves the right to reject offers in accordance with applicable procurement principles, ensuring transparency, equal treatment, proportionality, and proper documentation of the evaluation process.

Offers shall be rejected on objective, non-discriminatory grounds, including but not limited to the situations described below.

### 13.1 Non-Compliance with the Technical Specifications

An offer shall be rejected if it fails to comply with mandatory requirements of this Technical Specifications, including:

- failure to address the full scope of work.
- omission of mandatory deliverables or activities.
- non-compliance with essential technical, schedule, or acceptance requirements.
- failure to meet mandatory milestones, including the Tape-out deadline of 31 December 2026, without adequate justification.

### 13.2 Insuficiență Tehnică

O ofertă va fi respinsă dacă soluția tehnică propusă este evaluată ca fiind insuficientă, nerealistă sau inadecvată în raport cu obiectivele proiectului, inclusiv în situațiile în care:

- metodologia propusă nu susține în mod credibil livrarea domeniului solicitat;
- abordarea nu prezintă coerență între implementarea back-end, fabricația MPW, încapsulare, testarea siliciului și livrarea platformei de evaluare;
- resursele, experiența sau structura organizațională propuse nu sunt adecvate pentru a asigura execuția cu succes a proiectului.

### 13.3 Oferte cu Preț Anormal de Scăzut

În cazul în care o ofertă pare a avea un preț anormal de scăzut, Beneficiarul poate solicita clarificări privind structura prețului și a costurilor.

O ofertă va fi respinsă dacă explicațiile furnizate sunt insuficiente, neplauzibile sau generează îngrijorări privind fezabilitatea, calitatea sau riscul de livrare.

### 13.4 Documentare și Auditabilitate

Toate deciziile de respingere vor fi:

- temeinic justificate și documentate;
- consemnate în raportul de evaluare;
- pe deplin trasabile și disponibile pentru verificare în cadrul auditului sau al altor verificări, inclusiv cele aferente finanțării PNRR.

### 13.2 Technical Insufficiency

An offer shall be rejected if the proposed technical solution is assessed as insufficient, unrealistic, or inadequate in relation to the project objectives, including where:

- the proposed methodology does not credibly support delivery of the required scope.
- the approach lacks coherence across back-end implementation, MPW fabrication, packaging, silicon testing, and evaluation platform delivery.
- the proposed resources, experience, or organizational setup are not adequate to ensure successful execution.

### 13.3 Abnormally Low Offers

Where an offer appears abnormally low, the Beneficiary may request clarifications regarding pricing and cost structure.

An offer shall be rejected if the explanations provided are insufficient, implausible, or raise concerns regarding feasibility, quality, or delivery risk.

### 13.4 Documentatio n and Auditability

All rejection decisions shall be:

- duly justified and documented.
- recorded in the evaluation report.
- fully traceable and available for verification in the context of

## 14 Legea Aplicabilă

Prezenta achiziție și contractul rezultat vor fi guvernate de legislația română.

## 15 Model de Contract

Modelul de contract va fi bazat pe termeni comerciali standard și va fi aliniat cu prevederile prezentului Caiet de Sarcini.

## 16 Pentru achizițiile finanțate prin PNRR (Planul Național de Redresare și Reziliență)

- ofertantul castigator are obligația de a declara beneficiarul real final al societății, în cadrul obligațiilor de conformitate și transparență;
- declarație privind Beneficiarul Real (UBO – Ultimate Beneficial Owner);
  - descrierea structurii de proprietate și/sau control a ofertantului;
  - extras sau referință din Registrul Beneficiarilor Reali (sau document echivalent, în cazul entităților străine);
- documentele trebuie însoțite de traducerea în limba română, certificată de traducători autorizați;

audits or reviews, including those related to PNRR funding.

## 14 Applicable Law

This procurement and the resulting contract shall be governed by Romanian law.

## 15 Contract Example

The contract example will be based on standard commercial terms and aligned with this Technical Specifications.

## 16 For procurements financed under the PNRR (National Recovery and Resilience Plan / NRRP)

- The winning bidder is required to declare the company's ultimate beneficial owner (final owner) as part of the compliance and transparency obligations.
- declaration of the Ultimate Beneficial Owner (UBO).
  - ownership/control structure of the bidder.
  - supporting extract or reference from the Beneficial Owners Register (or equivalent, for foreign entities).

<ul style="list-style-type: none"><li>○ În cazul în care ofertantul transmite documente într-o limbă străină fără traducerea autorizată în limba română, beneficiarul va asigura traducerea printr-un traducător autorizat.</li><li>• declarație privind absența conflictului de interese.</li></ul> <p>Aceste cerințe sunt necesare pentru respectarea regulilor de audit și eligibilitate aplicabile în cadrul PNRR / Uniunii Europene.</p> <p><b>Administrator:</b> Szabolcs Fulop</p> <p>18.03.2026</p>	<ul style="list-style-type: none"><li>• the documents must be accompanied by a Romanian translation certified by authorized translators.<ul style="list-style-type: none"><li>○ if the bidder submits documents in a foreign language without an authorized Romanian translation, the beneficiary will ensure the translation through an authorized translator.</li></ul></li><li>• conflict-of-interest statement. This is necessary to meet PNRR / EU audit and eligibility rules.</li></ul> <p><b>Legal Representative:</b> Szabolcs Fulop</p> <p>18.03.2026</p>
---	---

## Anexa A

### 1 Lista abrevierilor, definițiilor și glosar tehnic

#### 1.1 Abrevieri

##### **AI – Inteligență Artificială**

Domeniu al științei calculatoarelor axat pe dezvoltarea de sisteme capabile să execute sarcini care necesită în mod tipic inteligență umană, precum percepția, învățarea, raționamentul și luarea deciziilor.

##### **ML – Învățare Automată (Machine Learning)**

Subdomeniu al Inteligenței Artificiale care utilizează modele statistice și algoritmi pentru a permite sistemelor să învețe din date și să își îmbunătățească performanța în timp.

##### **ASIC – Circuit Integrat Specific unei Aplicații (Application-Specific Integrated Circuit)**

Circuit integrat proiectat pentru o aplicație specifică, optimizat din punct de vedere al performanței, consumului de energie și ariei de siliciu.

##### **MPW – Multi-Project Wafer**

Metodologie de fabricație semiconductor în cadrul căreia mai multe designuri sunt integrate pe același wafer pentru a reduce costurile de prototipare.

##### **PNRR – Planul Național de Redresare și Reziliență**

Cadrul național de implementare al Mecanismului de Redresare și Reziliență al Uniunii Europene.

##### **DNSH – Do No Significant Harm (A nu prejudicia în mod semnificativ)**

Principiu al Uniunii Europene care

## ANNEX A

### 1 List of Abbreviations Definitions and Technical Glossary

#### 1.1 Abbreviations

##### **AI – Artificial Intelligence**

A field of computer science focused on creating systems capable of performing tasks that typically require human intelligence, such as perception, learning, reasoning, and decision-making.

##### **ML – Machine Learning**

A subset of Artificial Intelligence that uses statistical models and algorithms to enable systems to learn from data and improve performance over time.

##### **ASIC – Application-Specific Integrated Circuit**

An integrated circuit designed for a specific application, optimized for performance, power consumption, and silicon area.

##### **MPW – Multi-Project Wafer**

A semiconductor fabrication methodology in which multiple designs share a single wafer to reduce prototyping costs.

##### **PNRR – National Recovery and Resilience Plan**

The national implementation framework for the EU Recovery and Resilience Facility.

##### **DNSH – Do No Significant Harm**

An EU principle requiring that funded activities must not cause significant

<p>impune ca activitățile finanțate să nu producă prejudicii semnificative obiectivelor de mediu, conform Articolului 17 din Regulamentul (UE) 2020/852.</p> <p><b>RTL – Register Transfer Level</b> Nivel de abstractizare în proiectarea hardware utilizat pentru descrierea circuitelor digitale în termeni de flux de date între registre și operații logice.</p> <p><b>GDS (GDSII) – Graphic Data System</b> Format standard de fișier utilizat pentru reprezentarea layout-ului fizic al unui circuit integrat în vederea fabricației.</p> <p><b>SoC – System on Chip</b> Circuit integrat care combină multiple componente de sistem, precum nuclee de procesare, memorie și interfețe, într-un singur cip.</p> <p><b>IP – Proprietate Intelectuală (Intellectual Property)</b> În proiectarea ASIC, blocuri reutilizabile de design sau active de design protejate prin drepturi legale.</p> <p><b>EVB – Placă de Evaluare (Evaluation Board)</b> Platformă hardware utilizată pentru testarea, validarea și caracterizarea unui circuit integrat.</p> <p><b>DRC – Design Rule Check</b> Proces automatizat de verificare a respectării regulilor tehnologice de fabricație în layout-ul fizic.</p> <p><b>LVS – Layout Versus Schematic</b> Proces de verificare prin care se confirmă că layout-ul fizic corespunde schemei logice intenționate.</p> <p><b>STA – Static Timing Analysis</b> Metodă de verificare a performanței temporale a circuitelor digitale fără utilizarea simulării dinamice.</p> <p><b>PI – Power Integrity</b> Analiză menită să asigure distribuția stabilă și fiabilă a alimentării într-un circuit integrat sau sistem.</p> <p><b>SI – Signal Integrity</b> Analiză care asigură calitatea și</p>	<p>harm to environmental objectives, as defined in Article 17 of Regulation (EU) 2020/852.</p> <p><b>RTL – Register Transfer Level</b> A hardware design abstraction level used to describe digital circuits in terms of data flow between registers and logical operations.</p> <p><b>GDS (GDSII) – Graphic Data System</b> The standard file format used to represent the physical layout of an integrated circuit for manufacturing.</p> <p><b>SoC – System on Chip</b> An integrated circuit that combines multiple system components, such as processing cores, memory, and interfaces, into a single chip.</p> <p><b>IP – Intellectual Property</b> In ASIC design, reusable design blocks or proprietary design assets protected by legal rights.</p> <p><b>EVB – Evaluation Board</b> A hardware platform used to test, validate, and characterize an integrated circuit.</p> <p><b>DRC – Design Rule Check</b> An automated verification process ensuring that a physical layout complies with semiconductor manufacturing rules.</p> <p><b>LVS – Layout Versus Schematic</b> A verification process that checks whether the physical layout matches the intended schematic design.</p> <p><b>STA – Static Timing Analysis</b> A method used to verify timing performance of digital circuits without requiring dynamic simulation.</p> <p><b>PI – Power Integrity</b> Analysis ensuring stable and reliable power delivery within an integrated circuit or system.</p> <p><b>SI – Signal Integrity</b></p>
--	--

<p>fiabilitatea semnalelor electrice, în special în interfețe de mare viteză.</p> <p><b>CTS – Clock Tree Synthesis</b> Procesul de proiectare și optimizare a rețelei de distribuție a semnalului de ceas într-un circuit digital.</p> <p><b>Tape-out</b> Etapa finală a proiectării unui cip în care layout-ul complet (fișierul GDS) este transmis către fabricație.</p> <p><b>SRAM – Static Random-Access Memory</b> Tip de memorie volatilă utilizată frecvent ca memorie on-chip în circuite integrate.</p> <p><b>LPDDR4x – Low Power Double Data Rate 4x</b> Standard de memorie externă cu consum redus de energie, utilizat în sisteme embedded și mobile.</p> <p><b>MIPI – Mobile Industry Processor Interface</b> Standard industrial pentru interfețe de comunicație de mare viteză între circuite integrate.</p> <p><b>CSI-2 – Camera Serial Interface 2</b> Standard MIPI utilizat pentru conectarea modulelor de cameră.</p> <p><b>D-PHY – Specificație Strat Fizic</b> Standard de strat fizic MIPI pentru semnalizare diferențială de mare viteză.</p> <p><b>PCIe – Peripheral Component Interconnect Express</b> Standard de magistrală serială de mare viteză pentru comunicație între dispozitive.</p> <p><b>OSPI – Octal Serial Peripheral Interface</b> Interfață serială de mare viteză utilizată de obicei pentru memorii externe de tip flash.</p> <p><b>XIP – Execute In Place</b> Tehnică prin care software-ul este executat direct din memoria externă fără a fi copiat în memoria internă.</p>	<p>Analysis ensuring signal quality and reliability across high-speed electrical interfaces.</p> <p><b>CTS – Clock Tree Synthesis</b> The process of designing and optimizing the clock distribution network within a digital chip.</p> <p><b>Tape-out</b> The final stage of chip design in which the completed layout (GDS file) is released for fabrication.</p> <p><b>SRAM – Static Random-Access Memory</b> A type of volatile memory typically used as on-chip memory in integrated circuits.</p> <p><b>LPDDR4x – Low Power Double Data Rate 4x</b> A low-power external memory standard commonly used in embedded and mobile systems.</p> <p><b>MIPI – Mobile Industry Processor Interface</b> An industry standard for high-speed communication interfaces between integrated circuits.</p> <p><b>CSI-2 – Camera Serial Interface 2</b> A MIPI standard interface used for connecting camera modules.</p> <p><b>D-PHY – Physical Layer Specification</b> A MIPI physical layer standard for high-speed differential signaling.</p> <p><b>PCIe – Peripheral Component Interconnect Express</b> A high-speed serial computer expansion bus standard.</p> <p><b>OSPI – Octal Serial Peripheral Interface</b> A high-speed serial interface typically used for external flash memory.</p> <p><b>XIP – Execute In Place</b> A technique allowing software to execute directly from external memory without copying it into internal memory.</p>
---	--

<p><b>DMA – Direct Memory Access</b> Mecanism hardware care permite transferul de date între memorie și periferice fără intervenția procesorului.</p> <p><b>SDIO – Secure Digital Input Output</b> Standard de interfață pentru dispozitive I/O bazate pe carduri SD.</p> <p><b>eMMC – Embedded MultiMediaCard</b> Standard de memorie flash integrată.</p> <p><b>AXI – Advanced eXtensible Interface</b> Protocol de comunicație on-chip de înaltă performanță utilizat în arhitecturi SoC.</p> <p><b>UART – Universal Asynchronous Receiver/Transmitter</b> Protocol hardware pentru comunicație serială asincronă.</p> <p><b>SPI – Serial Peripheral Interface</b> Interfață serială sincronă utilizată pentru comunicații pe distanțe scurte.</p> <p><b>I2S – Inter-IC Sound</b> Standard de interfață serială utilizat pentru comunicații audio digitale.</p> <p><b>I3C – Improved Inter-Integrated Circuit</b> Standard avansat de interfață pentru comunicație cu senzori și periferice.</p> <p><b>GPIO – General Purpose Input/Output</b> Pini configurabili pentru intrare/ieșire digitală.</p> <p><b>2 Glosar Tehnic</b></p> <p><b>Back-End (Implementare Back-End ASIC)</b> Faza de implementare fizică a designului ASIC, ulterioară dezvoltării RTL front-end, incluzând floorplanning, plasare, rutare, sinteză arbore de ceas, închidere temporizare, verificare fizică și activități de sign-off.</p> <p><b>Bring-Up</b> Procesul de alimentare, inițializare și validare pentru prima dată a unui ASIC</p>	<p><b>DMA – Direct Memory Access</b> A hardware mechanism allowing data transfer between memory and peripherals without CPU intervention.</p> <p><b>SDIO – Secure Digital Input Output</b> An interface standard used for SD-based I/O devices.</p> <p><b>eMMC – Embedded MultiMediaCard</b> An embedded flash memory storage standard.</p> <p><b>AXI – Advanced eXtensible Interface</b> A high-performance on-chip communication protocol commonly used in SoC architectures.</p> <p><b>UART – Universal Asynchronous Receiver/Transmitter</b> A hardware communication protocol for asynchronous serial communication.</p> <p><b>SPI – Serial Peripheral Interface</b> A synchronous serial communication interface used for short-distance communication.</p> <p><b>I2S – Inter-IC Sound</b> A serial interface standard used for digital audio communication.</p> <p><b>I3C – Improved Inter-Integrated Circuit</b> An advanced interface standard for sensor and peripheral communication.</p> <p><b>GPIO – General Purpose Input/Output</b> Configurable digital input/output pins on a chip.</p> <p><b>2 Technical Glossary</b></p> <p><b>Back-End (ASIC Back-End Implementation)</b> The physical implementation phase of ASIC design, following front-end RTL development, including floorplanning, placement, routing, clock tree synthesis, timing closure, physical verification, and sign-off.</p> <p><b>Bring-Up</b> The process of powering, initializing, and validating a newly fabricated ASIC</p>
---	---

<p>fabricat, incluzând verificare funcțională de bază și depanare.</p> <p><b>Caracterizare (Characterization)</b>          Procesul de măsurare și analiză a performanței electrice, temporale, termice și funcționale a unui ASIC fabricat pentru validarea conformității cu specificațiile.</p> <p><b>Fabricație (Fabrication)</b>          Procesul de producere a circuitelor integrate într-o fabrică semiconductor (foundry) utilizând tehnologii avansate.</p> <p><b>Foundry</b>          Unitate de producție semiconductor responsabilă pentru fabricarea waferelor de siliciu pe baza fișierului GDS furnizat.</p> <p><b>Floorplanning</b>          Etapa din implementarea fizică în care blocurile majore, macro-urile, pad-urile I/O și domeniile de alimentare sunt poziționate în layout-ul cipului.</p> <p><b>Full Sign-Off</b>          Etapa finală de verificare înainte de Tape-out, care confirmă că designul respectă toate cerințele (DRC, LVS, temporizare, putere, fiabilitate etc.) și este pregătit pentru fabricație.</p> <p><b>Platformă Hardware de Evaluare</b>          Sistem hardware de laborator (incluzând de regulă o placă de evaluare și software de suport) utilizat pentru testarea și validarea ASIC-ului în condiții controlate.</p> <p><b>Interfață de Înaltă Densitate (High-Density Interface)</b>          Interfață electrică utilizând un număr mare de pini de semnal (de exemplu 512+ pini), necesară de regulă pentru memorii de mare lățime de bandă sau comunicație inter-die.</p> <p><b>Micro-Bump / U-Ball Array</b>          Tehnologii avansate de interconectare utilizate pentru integrare verticală chip-</p>	<p>for the first time in hardware, including basic functional verification and debugging.</p> <p><b>Characterization</b>          The process of measuring and analyzing the electrical, timing, thermal, and functional performance of a fabricated ASIC to validate compliance with specifications.</p> <p><b>Fabrication (Semiconductor Fabrication)</b>          The process of manufacturing integrated circuits in a semiconductor foundry using advanced process technologies.</p> <p><b>Foundry</b>          A semiconductor manufacturing facility responsible for producing silicon wafers based on provided GDS layout data.</p> <p><b>Floorplanning</b>          The stage in physical design where major blocks, macros, I/O pads, and power domains are positioned within the chip layout.</p> <p><b>Full Sign-Off</b>          The final verification stage before Tape-out, ensuring the design meets all required checks (DRC, LVS, timing, power, reliability, etc.) and is ready for fabrication.</p> <p><b>Hardware Evaluation Platform</b>          A laboratory hardware system (typically including an evaluation board and supporting software) used to test and validate an ASIC under controlled conditions.</p> <p><b>High-Density Interface</b>          An electrical interface using a large number of signal pins (e.g., 512+ pins), typically required for high-bandwidth memory or inter-die communication.</p> <p><b>Micro-Bump / U-Ball Array</b>          Advanced interconnection technologies used for chip-to-chip or die-to-die</p>
---	---

<p>to-chip sau die-to-die, permițând integrare de înaltă densitate.</p> <p><b>Implementare Fizică (Physical Implementation)</b> Transformarea datelor de design RTL într-un layout de siliciu fabricabil, incluzând plasare, rutare, optimizare temporizare și verificare.</p> <p><b>Power Grid</b> Rețeaua metalică on-chip responsabilă pentru distribuția alimentării (VDD/GND) în circuitul integrat.</p> <p><b>Nod Tehnologic (Process Technology Node)</b> Generație de fabricație semiconductor (de exemplu sub-10 nm), caracterizată prin dimensiuni de caracteristică și performanțe specifice.</p> <p><b>Siliciu Prototip (Prototype Silicon)</b> Dispozitive fabricate inițial pentru validare și evaluare, nefiind destinate producției de volum.</p> <p><b>Rapoarte de Sign-Off</b> Rapoarte formale de verificare care demonstrează că designul a trecut toate verificările necesare pentru fabricație și fiabilitate.</p> <p><b>Randament Siliciu (Silicon Yield)</b> Procentul de cipuri funcționale obținute dintr-un wafer fabricat.</p> <p><b>Pachet Pregătit pentru Stacking (Stacking-Ready Package)</b> Pachet semiconductor proiectat pentru a permite integrare verticală ulterioară (stacking 3D) cu alte die-uri sau componente de memorie, fără realizarea stacking-ului în cadrul domeniului actual.</p> <p><b>Analiza cailor critice (Static Timing Closure)</b> Procesul de asigurare că toate constrângerile de temporizare sunt respectate înainte de Tape-out.</p> <p><b>Clasa Sub-10 nm (Sub-10 nm Class)</b> Categorie de nod tehnologic semiconductor sub 10 nanometri, reprezentând procese avansate de fabricație.</p>	<p>stacking, enabling high-density vertical integration.</p> <p><b>Physical Implementation</b> The transformation of RTL design data into a manufacturable silicon layout, including placement, routing, timing optimization, and verification.</p> <p><b>Power Grid</b> The on-chip metal network responsible for distributing power supply (VDD/GND) across the integrated circuit.</p> <p><b>Process Technology Node</b> A semiconductor manufacturing generation (e.g., sub-10 nm class) characterized by feature size and performance characteristics.</p> <p><b>Prototype Silicon</b> Initial fabricated silicon devices produced for validation and evaluation, not intended for mass production.</p> <p><b>Sign-Off Reports</b> Formal verification reports demonstrating that a design has successfully passed all required manufacturing and reliability checks.</p> <p><b>Silicon Yield</b> The percentage of functional chips obtained from a fabricated wafer.</p> <p><b>Stacking-Ready Package</b> A semiconductor package designed to support future vertical integration (3D stacking) with additional dies or memory components, without performing stacking within the current scope.</p> <p><b>Static Timing Closure</b> The process of ensuring that all timing constraints are met across operating conditions prior to Tape-out.</p> <p><b>Sub-10 nm Class</b> A semiconductor technology node category below 10 nanometers, typically representing advanced manufacturing processes.</p>
--	---

### **Testare la Nivel de Sistem (System-Level Testing)**

Testare efectuată la nivel de placă, validând interacțiunea ASIC-ului cu componente externe și funcționarea în condiții realiste.

#### **Tape-out**

Transmiterea oficială a fișierului final de layout GDS către fabrica semiconductor (foundry) în vederea inițierii procesului de fabricație.

#### **Verificări Dependente de Tehnologie (Technology-Dependent Checks)**

Verificări specifice procesului semiconductor utilizat (de exemplu electromigrare, IR drop, analiză de fiabilitate).

#### **Wafer**

Substrat circular de siliciu pe care sunt fabricate simultan multiple circuite integrate.

## **Anexa B**

### **1 Sintează Indicativă privind Interfețele și Complexitatea ASIC**

*(exclusiv pentru ofertare și dimensionare)*

Prezenta anexă furnizează informații tehnice orientative privind complexitatea designului ASIC și interfețele externe, exclusiv în scopul facilitării unei dimensionări și evaluări financiare corecte de către ofertanți.

Informațiile conținute în prezenta anexă nu constituie o specificație tehnică fixă și nu vor fi interpretate ca limitând abordarea de implementare a Contractantului.

### **System-Level Testing**

Testing performed at board level, validating the ASIC's interaction with external components and verifying functional operation in realistic conditions.

#### **Tape-out**

The formal release of the finalized GDS layout file to the semiconductor foundry for fabrication.

#### **Technology-Dependent Checks**

Verification steps required by a specific semiconductor process (e.g., electromigration, IR drop, reliability analysis).

#### **Wafer**

A circular silicon substrate on which multiple integrated circuits are fabricated simultaneously.

## **Annex B**

### **1 Indicative ASIC Interface and Complexity Summary**

*(for quotation and sizing purposes only)*

This annex provides indicative technical information regarding the ASIC design complexity and external interfaces, for the sole purpose of enabling accurate sizing and pricing by bidders.

The information contained herein does not constitute a fixed technical specification and shall not be interpreted as limiting the Contractor's implementation approach.

### 1.1 Complexitate Indicativă a Designului

- Complexitate logică estimată: ~30 milioane de porți logice (orientativ)
- Memorie on-die: ~20 MB SRAM integrat pe cip (orientativ)

Valorile de mai sus sunt furnizate pentru a reflecta ordinul de mărime estimat al designului și complexitatea implementării fizice.

### 1.2 Interfețe de Memorie Externă (Orientativ)

ASIC-ul include interfețe către componente de memorie externă, inclusiv:

- Interfață de memorie externă LPDDR4x
- Interfață specializată pentru memorie externă furnizată de partenerul de memorie al Beneficiarului.

### 1.3 Interfețe de Mare Viteză (Orientativ)

ASIC-ul include multiple interfețe de mare viteză, precum:

- MIPI CSI-2 D-PHY v1.2, până la 4 lane-uri, până la 2,5 Gbps per lane
- Controlere CSI-2 RX/TX, conform specificației Controller v2.0
- Endpoint PCI Express, Gen4 x2

### 1.4 Interfețe de Stocare și Boot (Orientativ)

### 1.1 Indicative Design Complexity

- Estimated logic complexity: ~30 million gates (indicative)
- On-die memory: ~20 MB on-chip SRAM (indicative)

The above values are provided to reflect the expected order of magnitude of the design and its physical implementation complexity.

### 1.2 External Memory Interfaces (Indicative)

The ASIC includes interfaces to external memory components, including:

- LPDDR4x external memory interface
- Specialized external memory interface provided by the Beneficiary's memory partner.

### 1.3 High-Speed Interfaces (Indicative)

The ASIC includes multiple high-speed interfaces, such as:

- MIPI CSI-2 D-PHY v1.2, up to 4 lanes, up to 2.5 Gbps per lane
- CSI-2 RX/TX Controllers, Controller Specification v2.0
- PCI Express Endpoint, Gen4 x2

### 1.4 Storage and Boot Interfaces (Indicative)

- OSPI (2 controlere), inclusiv suport pentru XIP și DMA
- SDIO / eMMC, inclusiv moduri de mare viteză

### 1.5 Procesare și Interconectare (Orientativ)

- Subsistem de procesare integrat (de exemplu, clasă ARM Cortex-M85)
- Arhitectură de interconectare bazată pe AXI
- Motoare DMA și infrastructură internă pentru transfer de date

### 1.6 Interfețe de Viteză Redusă și Auxiliare (Orientativ)

ASIC-ul include o gamă de interfețe periferice standard, inclusiv, fără a se limita la:

- UART
- SPI
- I2S
- I3C
- GPIO
- Temporizatoare și watchdog-uri

### 1.7 Context de Încapsulare (Informativ)

Pachetul ASIC trebuie să fie compatibil cu integrarea ulterioară a unei memorii externe specializate furnizate de partenerul de memorie al Beneficiarului.

- OSPI (2 controllers), including XIP and DMA support
- SDIO / eMMC, including high-speed modes

### 1.5 Processing and Interconnect (Indicative)

- Embedded processing subsystem (e.g. ARM Cortex-M85 class)
- AXI-based interconnect architecture
- DMA engines and internal data movement infrastructure

### 1.6 Low-Speed and Auxiliary Interfaces (Indicative)

- The ASIC includes a range of standard peripheral interfaces, including but not limited to:
  - UART
  - SPI
  - I2S
  - I3C
  - GPIO
  - Timers and watchdogs

### 1.7 Packaging Context (Informative)

The ASIC package is required to be compatible with downstream integration of a specialized external memory provided by the Beneficiary's memory partner.

<p style="text-align: center;"><b>1.8 Declarație de Limitare a Răspunderii</b></p> <p>Doar dispozițiile formulate în mod explicit ca obligații obligatorii constituie cerințe contractuale cu caracter obligatoriu. Informațiile identificate ca fiind orientative sau neobligatorii sunt furnizate exclusiv în scopul ofertării și dimensionării. Cerințele formulate ca obligații (de exemplu „Contractorul va...” sau „este obligatoriu...”) sunt obligatorii. Informațiile prezentate ca estimative, orientative sau „pentru ofertare” au caracter informativ și nu constituie specificații tehnice fixe.</p> <p><b>Administrator:</b> Szabolcs Fulop</p> <p>18.03.2026</p>	<p style="text-align: center;"><b>1.8 Disclaimer</b></p> <p>Only provisions explicitly formulated as mandatory obligations shall constitute binding contractual requirements. Information identified as indicative or non-binding is provided exclusively for quotation and sizing purposes and does not constitute a fixed technical specification.</p> <p><b>Legal Representative:</b> Szabolcs Fulop</p> <p>18.03.2026</p>
---	---